

# SUSPEND/RESUME METHOD AND COMPUTER SYSTEM

Publication number: JP9146662

Publication date: 1997-06-06

Inventor: HOSOKAWA HISAHIRO; TSUTSUI MOTOTSUGU

Applicant: HITACHI LTD

Classification:

- international: G06F1/26; G06F1/00; G06F1/26; G06F1/00; (IPC1-7):  
G06F1/26; G06F1/00

- European:

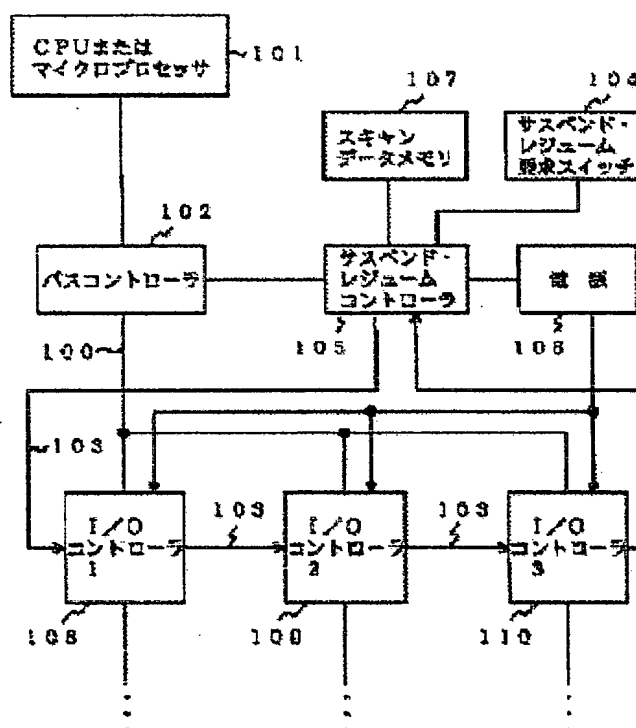
Application number: JP19950301254 19951120

Priority number(s): JP19950301254 19951120

Report a data error here

## Abstract of JP9146662

**PROBLEM TO BE SOLVED:** To efficiently and effectively utilize hardware resources by reading information out of an I/O controller at the time of suspend request, writing saved information through a scan path into the I/O controller and restoring that information at the time of resume request. **SOLUTION:** A suspend/resume controller 105, that recognizes depression of a suspend-resume request switch 104, generates a suspend interruption request to a bus controller 102. At the time of that suspend interruption request, the register values of I/O controllers 108-110 are read out and saved through a scan path 103 and at the time of resume request, that saved information is written through the scan path 103 into the I/O controllers 108-110 and restored. Thus, hardware resources can be efficiently and effectively utilized.



Data supplied from the [esp@cenet](mailto:esp@cenet) database - Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-146662

(43)公開日 平成9年(1997)6月6日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 1/26			G 0 6 F 1/00	3 3 4 G
1/00	3 7 0			3 7 0 D

審査請求 未請求 請求項の数3 O L (全 5 頁)

(21)出願番号 特願平7-301254

(22)出願日 平成7年(1995)11月20日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 細川 寿浩

神奈川県海老名市下今泉810番地 株式会

社日立製作所オフィスシステム事業部内

(72)発明者 筒井 基次

神奈川県海老名市下今泉810番地 株式会

社日立製作所オフィスシステム事業部内

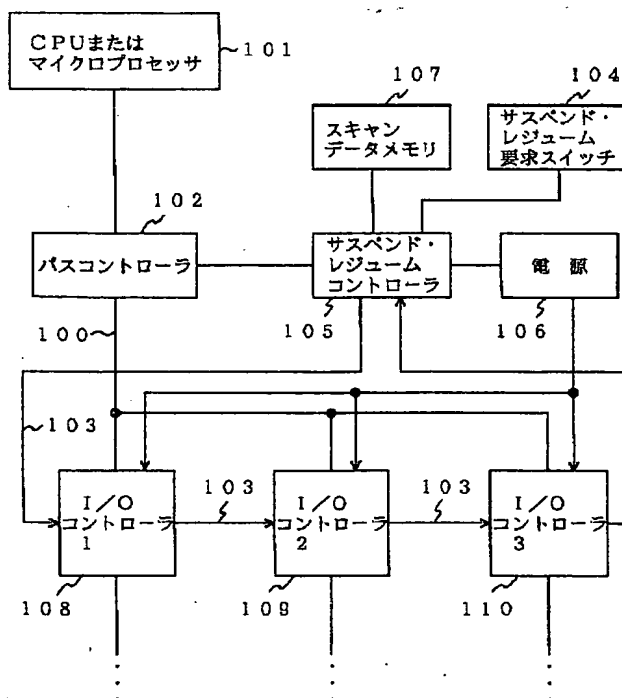
(74)代理人 弁理士 鈴木 誠

(54)【発明の名称】 サスペンド・レジューム方法およびコンピュータシステム

(57)【要約】

【課題】 実動作論理では使用しないスキャンパスを用いてサスペンド・レジューム機能を実現する。

【解決手段】 スイッチ104からサスペンド要求があると、サスペンド・レジュームコントローラ105は、実行可能な状態になった後に、I/Oコントローラ108~110のレジスタ値を読み出し、スキャンパス103を介してスキャンデータメモリ107に書き込む。そして、電源106は、I/Oコントローラへの電源供給を断つ。



## 【特許請求の範囲】

【請求項1】 スキャンパスを有するI/Oコントローラを備えたコンピュータシステムにおいて、サスペンド要求時に該I/Oコントローラへの電源供給を停止し、該サスペンド中におけるレジューム要求時に該I/Oコントローラに対して電源を供給するサスペンド・レジューム方法であって、前記サスペンド要求時に前記I/Oコントローラ内の情報を読み出し、前記スキャンパスを介して退避し、前記レジューム要求時に、該退避した情報を前記スキャンパスを介して前記I/Oコントローラに書き込み復元することを特徴とするサスペンド・レジューム方法。

【請求項2】 スキャンパスを有するI/Oコントローラを備えたコンピュータシステムにおいて、サスペンド・レジューム要求の発生を検出する手段と、該手段がサスペンド要求の発生を検出したとき、前記I/Oコントローラ内の情報を前記スキャンパスに読み出す手段と、該スキャンパスに読み出された情報を格納する手段と、該情報の格納に応じて前記I/Oコントローラへの電源の供給を停止する手段と、前記レジューム要求の発生を検出したことに応じて、前記I/Oコントローラに電源を供給する手段と、該電源の供給後、前記格納された情報を読み出し、前記スキャンパスを介して前記I/Oコントローラに書き込む手段とを備えたことを特徴とするコンピュータシステム。

【請求項3】 前記I/Oコントローラは、前記スキャンパスを構成するシフトレジスタと、複数のレジスタと、前記サスペンド・レジューム要求の発生を検出したことに応じて、該複数のレジスタを順次指定する手段と、該指定されたレジスタ内の情報を前記シフトレジスタに読み出し、または前記シフトレジスタ内の情報を該指定されたレジスタに書き込む手段とを備えたことを特徴とする請求項1記載のコンピュータシステム。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、一定時間以上使用しない装置、例えばI/Oコントローラへの電源供給を断つことにより、消費電力を節約したサスペンド・レジューム方法およびコンピュータシステムに関する。

## 【0002】

【従来の技術】サスペンド・レジューム機能を用いてコンピュータシステムの電力消費を減少させる方法が、特開平2-176921号公報に記載されている。この方法は、周辺装置がアクセスされてからの経過時間を測定し、所定の時間を超えたとき該周辺装置が使用されていないものと判定して、その周辺装置への給電を停止し、システムの消費電力を節約するものである。

## 【0003】

【発明が解決しようとする課題】上記した従来の方法では、サスペンド・レジューム機能を実現するために、デ

ータバスを用いてI/Oコントローラの状態を、サスペンド時にバッテリー付きのCMOSなどに格納し、レジューム時に復元していた。このため、I/Oコントローラの状態を格納・復元するバスの確保のために、データバスの解放が必要となり、システムの論理構成が複雑になるという問題があった。また、スキャンパスのような実動作論理では使用しないバスを利用していないので、ハードウェア資源を効率的に使用しているとは言えない。

【0004】本発明の目的は、通常動作中には使用されないスキャンパスを、サスペンド・レジューム機能に用いることにより、ハードウェア資源を効率的に活用したサスペンド・レジューム方法およびコンピュータシステムを提供することにある。

## 【0005】

【課題を解決するための手段】前記目的を達成するために、本発明では、スキャンパスを有するI/Oコントローラを備えたコンピュータシステムにおいて、サスペンド要求時に該I/Oコントローラへの電源供給を停止し、該サスペンド中におけるレジューム要求時に該I/Oコントローラに対して電源を供給するサスペンド・レジューム方法であって、前記サスペンド要求時に前記I/Oコントローラ内の情報を読み出し、前記スキャンパスを介して退避し、前記レジューム要求時に、該退避した情報を前記スキャンパスを介して前記I/Oコントローラに書き込み復元することを特徴としている。

【0006】また、スキャンパスを有するI/Oコントローラを備えたコンピュータシステムにおいて、サスペンド・レジューム要求の発生を検出する手段と、該手段がサスペンド要求の発生を検出したとき、前記I/Oコントローラ内の情報を前記スキャンパスに読み出す手段と、該スキャンパスに読み出された情報を格納する手段と、該情報の格納に応じて前記I/Oコントローラへの電源の供給を停止する手段と、前記レジューム要求の発生を検出したことに応じて、前記I/Oコントローラに電源を供給する手段と、該電源の供給後、前記格納された情報を読み出し、前記スキャンパスを介して前記I/Oコントローラに書き込む手段とを備えたことを特徴としている。

【0007】さらに、前記I/Oコントローラは、前記スキャンパスを構成するシフトレジスタと、複数のレジスタと、前記サスペンド・レジューム要求の発生を検出したことに応じて、該複数のレジスタを順次指定する手段と、該指定されたレジスタ内の情報を前記シフトレジスタに読み出し、または前記シフトレジスタ内の情報を該指定されたレジスタに書き込む手段とを備えたことを特徴としている。

## 【0008】

【発明の実施の形態】以下、本発明の一実施例を図面を用いて具体的に説明する。図1は、本発明の実施例のシステムブロック図を示す。データバス100は、コンピ

10

20

30

40

50

ータシステム内の主な通信経路である。本実施例のシステムは、中央処理装置またはマイクロプロセッサ101と、バスコントローラ102と、複数のI/Oコントローラをデータバス100で接続することによって構成されている。図では、例として3個のI/Oコントローラ108~110（#1~#3）を接続して構成されている。I/Oコントローラ108~110には、図示しない入出力装置が接続されている。

【0009】テスト用のスキャンパス103は、I/Oコントローラ108~110とサスペンド・レジュームコントローラ105に接続されている。スキャンパス103上では、I/OコントローラはI/Oコントローラ108、I/Oコントローラ109、I/Oコントローラ110の順に直列に接続されている。

【0010】サスペンド・レジュームコントローラ105は、サスペンド・レジューム要求スイッチ104と、電源106と、I/Oコントローラのレジスタ値を格納するメモリであるスキャンデータメモリ107に接続されている。ユーザはサスペンド・レジューム要求スイッチ104を押下することによって、サスペンド（サスペンド中にはレジューム）を任意に要求することができる。

【0011】まず、サスペンド時の実施形態について説明する。ユーザによるサスペンド・レジューム要求スイッチ104の押下を認識したサスペンド・レジュームコントローラ105は、バスコントローラ102に対してサスペンド割込み要求を発生させる。このときの割込みの優先順位は任意である。バスコントローラ102は、転送中のトランザクションが終了し、かつサスペンド割込みよりも優先順位の高いトランザクションが終了してからサスペンド・レジュームコントローラ105にサスペンド許可信号を発行する。この許可信号を受けてサスペンド・レジュームコントローラ105はサスペンド動作を開始する。

【0012】サスペンド動作を簡略的に説明すると、各I/Oコントローラの内部レジスタ値をスキャンパス103上のレジスタに移し、サスペンド・レジュームコントローラ105内でデータの圧縮を行い（例えば、Lempel-Ziv方法によって圧縮する）、圧縮されたデータをスキャンデータメモリ107に格納した後に、I/Oコントローラの電源を遮断するという手順を採る。以下、これについて詳述する。

【0013】図2は、I/Oコントローラの内部構成を示す。図は、I/Oコントローラ110の構成を示すが、他のI/Oコントローラについても同様の構成である。スキャンパス上のレジスタ200の出力側は、サスペンド・レジュームコントローラ105に接続され、レジスタ200の入力側は、隣のI/Oコントローラ109のスキャンパス103に接続されている。また、スキャンパス上での転送用のクロックライン206がスキャ

ンパス上のレジスタ200に供給されている。

【0014】I/Oコントローラには複数の内部レジスタ201が設けられている。例えばI/Oコントローラ108の内部のバス幅がyビット、内部レジスタが全部でn段あるものとし、I/Oコントローラ109の内部のバス幅がzビット、内部レジスタが全部でm段あるものとし、I/Oコントローラ110の内部のバス幅がwビット、内部レジスタ201が全部でk段あるものとする。また、各I/Oコントローラには、内部レジスタ201の段数をカウントするカウンタ202が設けられている。このカウンタ202は、サスペンドレジュームコントローラ105からのリセット入力（RST）によって動作を開始する。

【0015】カウンタ202の出力が、リード/ライト制御論理回路203に入力されて、カウンタ値で指定されるレジスタに対するリード制御信号204または、ライト制御信号205が生成され、内部レジスタ201のリード/ライトが制御される。また、リードまたはライトは、サスペンドレジュームコントローラ105から指示される。

【0016】そして、スキャンパス上のレジスタ200のビット幅は全てのI/Oコントローラにおいてxビットに統一され、各内部レジスタ201とスキャンパス上のレジスタ200との間でリード・ライト可能なように、各内部レジスタ201には、上記したリード制御信号204、ライト制御信号205が与えられている。

【0017】209はI/Oコントローラの通常論理であり、この通常論理からの制御信号は、ゲート208でリード制御信号204またはライト制御信号205と論理和がとられて、レジスタ201の制御信号となる。207はサスペンドレジューム時に、サスペンドレジュームコントローラ105から出力されるストロブ信号（STTB）であり、リード用のアンドゲート210の一方に入力され、ライト用のアンドゲート211の一方に入力されている。

【0018】サスペンド動作を説明すると、サスペンドレジュームコントローラ105からのリセット入力（RST）によってカウンタ202が動作を開始する。また、サスペンドレジュームコントローラ105からリード/ライト制御論理回路203にはリードを指定する信号が与えられる。カウンタ202をインクリメントしながら、カウンタ値で指定される内部レジスタの値を順番に、スキャンパス上のレジスタ200に転送するために、リード制御信号204がオアゲート208を介してレジスタ201に与えられる。

【0019】また、各I/Oコントローラは、スキャンパス上のレジスタ200に内部レジスタ値を転送するが、この内、まずI/Oコントローラ110のデータが有効であることを示すために（つまり、I/Oコントローラ110内のレジスタ値をレジスタ200に転送する

ために)、I/Oコントローラ110に対してのみSSTBライン上にストロブ信号207を出力し、他のI/Oコントローラ108、109に対してはSSTBライン上のストロブ信号207をそれぞれ「0」とする。

【0020】従って、カウンタ202で指定されたI/Oコントローラ110内の内部レジスタのデータがアンドゲート210を介して、スキャンパス上のレジスタ200に転送される。このようにして、I/Oコントローラ110の内部レジスタの値をスキャンパス上のレジスタ200に転送するが、もし内部レジスタのビット幅y、z、wがスキャンパス上のレジスタのビット幅xよりも大きい場合には、2回以上に分割して転送する。

【0021】そして、スキャンパス上に移されたレジスタ値は、スキャンパス上のレジスタ200内をシフトしながら、スキャンパスのクロックサイクル206に従ってシンク側つまりサスペンドレジュームコントローラ105側に1ビットずつ出力される。xビットの転送を終えたのち、I/Oコントローラ110は、インクリメントしたカウンタ202で指定される、次の内部レジスタ201のリード制御信号204をイネーブルにする。

【0022】このようにしてI/Oコントローラ110が持つ内部レジスタ201のデータを、順次スキャンパス上のレジスタ200に転送させ、レジスタ200に転送されたデータを、スキャンパスクロックサイクルに従ってシフトさせることにより、k段目までの転送が終了する。そしてk+1段目のリードイネーブルタイミングでスキャンパス上のレジスタ200にオール1を書き込む。これは、内部レジスタのリード完了をサスペンド・レジュームコントローラ105に通知するためである。

【0023】I/Oコントローラから出力されたスキャンパス103は、サスペンド・レジュームコントローラ105の入力に接続されていて、サスペンド・レジュームコントローラ105は、送られてきたデータを圧縮した後、スキャンデータメモリ107に格納する。そして、オール1のデータを受けたサスペンド・レジュームコントローラ105は、当該I/Oコントローラのレジスタ201のリードデータの終了部分であることを認識する。

【0024】I/Oコントローラ109についても同様に、内部レジスタ201の1段目からm段目までのレジスタ値をスキャンパス上のレジスタ200に転送し、スキャンパス103上を1ビットずつシンク側へシフトさせる。このとき、シンク側にはI/Oコントローラ110を介してサスペンド・レジュームコントローラ105に接続されているので、スキャンパス上のデータはI/Oコントローラ110のスキャンパス上のレジスタ内をシフトしながらサスペンド・レジュームコントローラ105に転送される。

【0025】このようにして、全てのI/Oコントローラ

ラ108~110の全レジスタ値がサスペンド・レジュームコントローラ105に転送される。サスペンド・レジュームコントローラ105は、システム内のI/Oコントローラ数を認識しているので、スキャンパス上でオール1が転送された回数を基に、全てのI/Oコントローラの内部レジスタの格納が終了したか否かを判定することができる。もし全てのI/Oコントローラの内部レジスタ値のリードが終了した場合には、サスペンド・レジュームコントローラ105は、スキャンデータメモリ107への格納終了を確認した後、電源106にサスペンド命令を送り、電源106はI/Oコントローラ108~110への電源供給を止める。

【0026】次に、レジューム時の処理について説明する。サスペンド状態において、ユーザがサスペンド・レジューム要求スイッチ104を押下することによってレジュームを要求する。レジューム要求を認識したサスペンド・レジュームコントローラ105は、電源106に対してレジューム命令を送る。電源106は、I/Oコントローラ108~110に電源供給を行う。またサスペンド・レジュームコントローラ105は、スキャンデータメモリ107に格納されているデータ(レジスタ値)を伸長した後に、I/Oコントローラにライトし、復元が終了したことを確認してレジューム動作を完了する。

【0027】I/Oコントローラに対するライト時の一連の動作は、以下のようにして行う。すなわち、まずリード時と同様に、スキャンパス上を1ビットずつシフトしながら、読み出した順に、つまり、まずI/Oコントローラ110のスキャンパス上のレジスタ200に転送する。この転送が終了すると、I/Oコントローラ110のライト制御信号205をイネーブルにし、またI/Oコントローラ110のストロブ信号207を出力する。

【0028】ライト制御信号205はリード制御信号204と同様に、リセットしたカウンタを順次インクリメントして、1段目のレジスタからk段目まで、ライトすべき内部レジスタの段数を指定する。スキャンパス上のレジスタ200の内容は、アンドゲート211を介して、順次指定された内部レジスタに書き込まれる。このようにして、全I/Oコントローラの全内部レジスタへのレジスタ値の復元(書き込み)が終了すると、レジュームが完了する。

【0029】なお、本実施例では、上記したように複数のI/Oコントローラが接続されているシステムの場合、一部のI/Oコントローラについては、スキャンパスを用いたサスペンド・レジューム機能を持たせ、残りのI/Oコントローラについては、スキャンパスを用いない、つまりデータバスを用いるサスペンド・レジューム機能を持たせるようにしてもよい。このようなデータバスとスキャンパスの併用によって、サスペンド・レ

10

20

30

40

50

ュームの処理時間が短縮化される。

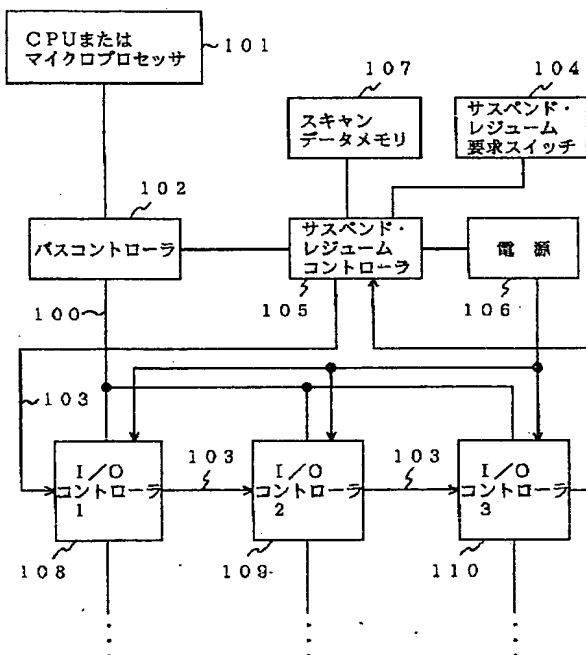
# 【0030】

【発明の効果】以上、説明したように、本発明によれば、スキャンパスを用いることにより、実動作論理とサスペンド・レジューム実行論理の各々を独立した論理と考えることができるため論理の分割が可能であり、従って設計およびデバッグの容易性が向上する。また、スキャンパスは実動作論理には使用しないテスト用の配線であるので、システムのハードウェア資源が効率的に活用されることになる。

# 【図面の簡単な説明】

【図1】本発明の実施例のシステム構成図である。

【図1】



\* 【図2】 I/Oコントローラの内部構成を示す。

# 【符号の説明】

- 100 データバス
- 101 CPUまたはマイクロプロセッサ
- 102 バスコントローラ
- 103 スキャンパス
- 104 サスペンド・レジューム要求スイッチ
- 105 サスペンド・レジュームコントローラ
- 106 電源
- 107 スキャンデータメモリ
- 108~110 I/Oコントローラ

【図2】

